

**ПРОГРАММА  
ВСТУПИТЕЛЬНЫХ ИСПЫТАНИЙ В МАГИСТРАТУРУ НИЖЕГОРОДСКОГО  
ГОСУДАРСТВЕННОГО УНИВЕРСИТЕТА ИМ. Н.И. ЛОБАЧЕВСКОГО ПО  
НАПРАВЛЕНИЮ  
«ФУНДАМЕНТАЛЬНАЯ ИНФОРМАТИКА И ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ»  
(02.04.02)  
РАДИОФИЗИЧЕСКИЙ ФАКУЛЬТЕТ**

## **I. Аппаратное обеспечение информационных систем**

### **1. Процессоры. Основные сведения о структуре и принципе работы.**

1.1. Обобщённая регистровая модель процессора. Регистры: регистры адреса, регистры данных.

1.2. Операционный блок. Арифметическо-логическое устройство (АЛУ). Флаги (признаки) операций АЛУ: флаги нуля, знака, переполнения и переноса. Слово состояния процессора (ССП). Роль флагов АЛУ при выполнении программы.

1.3. Команды (инструкции) процессора. Обобщённый формат двоичного кода команд: поле кода операции (КОП), поля операндов. Механизм извлечения команд из памяти: стековый механизм, механизм с использованием указателя IP (*Instruction Pointer*) на следующую инструкцию – программного счётчика PC (*Program Counter*).

1.4. Мнемонические обозначения двоичных кодов команд. Общие представления о структуре мнемоник в командах языка Ассемблер: мнемоники КОП, поля операндов.

1.5. Представление данных на машинном уровне: биты, байты и слова. Представление чисел: числа с фиксированной и плавающей точкой; представление в прямом и дополнительном кодах; представление нечисловых данных (коды символов, графические данные); представление записей и массивов.

1.6. Способы адресации данных. Регистровая, косвенно-регистровая, прямая и непосредственная адресация. Режимы адресации элементов массивов и структур. Способы указания режимов адресации в командах языка Ассемблер. Понятие операндов источников (*dst*) и операндов приёмников (*src*).

1.7. Упрощённый алгоритм работы процессора с программным счётчиком PC. Управление содержимым PC при последовательном выполнении инструкций и при наличии ветвлений – переходов (условных и безусловных), циклов, вызовов процедур и возвратов из процедур.

1.8. Указатель стека SP (*Stack Pointer*) и его роль при вызовах процедур и возвратах из них.

1.9. Программный и аппаратный вызов процедур. Как и с какой целью используются программный и аппаратный вызовы. Система прерываний. Обслуживание запросов прерываний от устройств ввода/вывода (УВВ). Запросы прерываний, обусловленные внутренними событиями – исключительными ситуациями (исключениями – *exception*). С какими внутренними событиями связаны исключительные ситуации.

1.10. Устройство управления процессором. Микропрограммные автоматы, автомат Мура. Автоматы с жёсткой логикой. Области применения микропрограммных автоматов и автоматов с жёсткой логикой.

1.11. Разновидности процессоров: процессоры со сложным (CISC) и реальным (RISC) набором команд, процессоры с длинным командным словом (VLIW). Форматы команд CISC, RISC и VLIW процессоров. Достоинства и недостатки CISC, RISC и VLIW процессоров с точки зрения программирования, производительности и аппаратных затрат.

### **2. Память вычислительной машины.**

2.1. Иерархия памяти: регистры, кэш-память, основная память (оперативная, постоянная, перепрограммируемая), специализированные виды памяти (многопортовая, ассоциативная, ви-

деопамять и др.), внешняя память – память на основе устройств с подвижными носителями информации (магнитные и оптические диски, магнитные ленты и др.).

## 2.2. Оперативные запоминающие устройства (ОЗУ).

Статическое и динамическое ОЗУ: структура, функциональные компоненты, способы обращения и временные характеристики циклов чтения и записи.

Энергонезависимые ОЗУ.

2.3. Постоянные (ПЗУ), программируемые и перепрограммируемые (ППЗУ) запоминающие устройства. Электрически программируемые и перепрограммируемые запоминающие устройства. Флэш-память.

## 2.2. Кэш-память.

- Представление основной памяти компьютера при использовании механизма кэширования.
- Кэш-память как совокупность сверхоперативной (СОП) памяти тегов и сверхоперативной памяти данных.
- Ассоциативный кэш, кэш с прямым отображением и наборно-ассоциативный кэш.
- Механизмы кэш-замещения.
- Кэш-память программы и кэш-память данных.

## 3. Физическое и виртуальное адресное пространство.

- В чём состоит суть и чем обусловлена необходимость в виртуальной адресации.
- Страничная организация памяти и её роль в формировании физического адреса.
- Формат линейного адреса: поле адреса директории, поле адреса таблицы страниц и поле адреса в странице. Связь между линейным, логическим, виртуальным и физическим адресами. Поле тега, поле индекса и поле смещения в странице в виртуальном адресе и их использование при формировании физического адреса.
- Аппаратная поддержка адресной трансляции. Буфер страничной трансляции TLB (*Translation Look-Aside Buffer*). СОП тегов и СОП данных в TLB и их роль в формировании физического адреса.

## 4. Архитектура и структурное построение вычислительных систем.

4.1. Магистрально-модульная структура микропроцессорных (МП) систем. Машина фон Неймана.

- Разновидности системных магистралей. Трёхшинный интерфейс с шиной адреса (ША), шиной данных (ШД) и шиной управления (ШУ). Двухшинный интерфейс с шиной адреса/данных (ША/Д) и шиной управления. Последовательный двухпроводный интерфейс. Примеры системных интерфейсов – шина ISA (*Industrial System Architecture*), шина PCI (*Peripheral Component Interconnection*), шина Г<sup>2</sup>С (*Inter-integrated Circuit*).
- Первичная память системы: постоянное (ПЗУ) и оперативное (ОЗУ) запоминающие устройства. Предназначение ПЗУ и ОЗУ.
- Организация ввода/вывода. Регистровая модель интерфейса с устройствами ввода/вывода: регистры (порты) данных, регистры состояния и регистры управления. Особенности систем с портами в выделенном адресном пространстве и с портами, отображёнными на память.
- Режимы обмена данными с УВВ: программный обмен, обмен по прерываниям и обмен в режиме прямого доступа к памяти (ПДП).
  - 1) Последовательность шагов при программной реализации операций ввода/вывода.
  - 2) Вызов процедур по запросам прерываний IRQ (*Interrupt Request*) от устройств ввода/вывода. Последовательность действий процессора при поступлении запросов прерываний. Таблица прерываний. Глобальный флаг запрещения/разрешения прерываний IF (*Interrupt Flag*) в слове состояния процессора и его значение для системы пре-

рываний. Приоритеты запросов прерываний и их использование в процессе обработки и в ходе исполнения ISR. Управление обработкой запросов прерываний посредством сброса/установки глобального флага IF и запрещения/разрешения (выборочной маскировки) отдельных запросов. Контроллер прерываний и его функциональное предназначение.

- 3) Режим прямого доступа к памяти и блоковые передачи. Последовательность действий процессора при реализации режима ПДП. Контроллер прямого доступа к памяти (КПДП) и его функциональное предназначение. Распределение ресурсов системной магистрали при реализации режима ПДП. Смысл терминов *master* и *slave*.

#### 4.2. Процессоры с гарвардской архитектурой.

- Память программ и память данных.
- Структура шин.
- Функциональный состав операционного блока: устройства для определения исполнительного адреса памяти программ и памяти данных, вычислительные устройства.
- Независимое обращение к памяти программ и памяти данных, его роль и значение для распараллеливания операций.
- Отражение гарвардской архитектуры в процессорах общего назначения и в микроконтроллерах, имеющих кэш-память программы и кэш-память данных.

#### 4.3. Архитектура параллельных вычислительных систем.

- Классификация вычислительных систем на основе представлений о потоке команд и потоке данных (классификация М. Флинна):
  - 1) один поток команд, один поток данных (ОКОД, или SISD – *Single Instruction stream/Single Data stream*),
  - 2) один поток команд, множественный поток данных (ОКМД, или SIMD – *Single Instruction stream/Multiple Data stream*),
  - 3) множественный поток команд, один поток данных (МКОД, или MISD – *Multiple Instruction stream/Single Data stream*),
  - 4) множественный поток команд, множественный поток данных (МКМД, или MIMD – *Multiple Instruction stream/Multiple Data stream*).
- Многопроцессорные системы с общей системной магистралью. Распределение ресурсов системной магистрали в многопроцессорной системе. Шинный арбитраж. Системы со встроенным и внешним по отношению к процессорам арбитражем.
- Мультипроцессоры с разделяемой памятью. Технология симметричного мультипроцессирования (*Symmetric MultiProcessing, MSP*). Векторно-конвейерные компьютеры.
- Машины с распределённой памятью. Система с массовым параллелизмом (*Massively Parallel Processor, MPP*).
- Машины с однородным (*Uniform Memory Access, UMA*) и неоднородным доступом (*Non-Uniform Memory Access, NUMA*) к памяти.
- Кластерные вычислительные системы.
  - 1) Особенности организации вычислительной сети. Каналы связи – роль и принцип функционирования.
  - 2) Матричные процессоры. Системы с объединёнными в кластер процессорами. Кластерные компьютеры.
- Систолические и волновые процессоры.
- Особенности структуры и функционирования систем с распределёнными вычислениями.

#### **Литература**

1. Таненбаум Э., Т. Остин. Архитектура компьютера. 6-е изд. – СПб.: Питер, 2013.
2. Сергеев С.Л. Архитектура вычислительных систем. СПб.: БХВ-Петербург, 2010.
3. Жмакин А.П. Архитектура ЭВМ. 2-е изд. СПб.: Питер, 2010.

4. Паттерсон Д., Дж. Хеннесси. Архитектура компьютера и проектирование окмпьютерных систем. 4-е изд. - СПб.: Питер, 2012
5. Брайант Р.Э., О'Халларон Д.Р.. Компьютерные системы: Архитектура и программирование. Взгляд программиста, СПб.: БХВ-Петербург, 2005
6. Каган Б.М. Электронные вычислительные машины и системы: Учеб. пособие для вузов. – М.: Энергоатомиздат, 1990. – 552 с.
7. Ю-Чжен Лю, Гибсон Г. Микропроцессоры семейства 8086/8088. Архитектура, программирование и проектирование микрокомпьютерных систем: Пер. с англ. – М.: Радио и связь, 1987. – 512 с.
8. Микропроцессорные системы: Учебное пособие для вузов / Е.К. Александров, Р.И. Грушницкий, М.С. Куприянов, О.Е. Мартынов, Д.И. Панфилов, Т.В. Ремизевич, Ю.С. Татаринов, Е.П. Угрюмов, И.И. Шагурин; под общ. ред. Д.В. Пузанкова. – СПб.: Политехника, 2002. – 935 с.
9. Воеводин В.В., Вокводин Вл.В. Параллельные вычисления . – СПб.: БХВ-Петербург, 2002. – 608 с.

## **II. Средства программирования вычислительных систем**

1. Иерархия языков программирования. Аппаратно-ориентированное программирование и программирование на языках высокого уровня (ЯВУ). Проблемно-ориентированное программирование.
2. Подход к программированию и структура программы на языке Ассемблер. Отражение регистровой модели процессора и портов ввода/вывода в командах языка Ассемблер.
3. Высокоуровневое программирование на языке C++.
- 3.1. История создания языка программирования C++. Процедурное и объектно-ориентированное программирование. Обобщенное программирование. Переносимость и стандарты C++. Порядок создания программы.
- 3.2. Понятие алгоритма и его свойства. Способы описания алгоритмов. Блок-схемный метод алгоритмизации. Основные алгоритмические конструкции.
- 3.3. Представление данных в ЭВМ: двоичное представление целочисленных и вещественных данных, двоичное представление символьной информации.
- 3.4. Правила назначения имен переменным. Встроенные целочисленные типы. Дополнения C++11. Системные ограничения для целочисленных данных. Числовые литералы целочисленных типов. Использование квалификатора const. Встроенные типы с плавающей точкой. Системные ограничения для типов с плавающей точкой. Арифметические операции. Автоматические и принудительные преобразования типов.
- 3.5. Массивы. Строки в стиле C. Строки класса string. Структуры. Объединения. Перечисления. Указатели. Управление динамической памятью с помощью new и delete. Динамические массивы. Динамические структуры. Автоматическое, статическое и динамическое хранилище. Классы vector и array.
- 3.6. Цикл for. Выражения и операторы. Операции инкремента и декремента. Комбинированные операции присваивания. Составные операторы (блоки). Операция запятой. Операции сравнения. Цикл while. Средство typedef. Цикл do while. Вложенные циклы и двумерные массивы.
- 3.7. Оператор if. Оператор if else. Логические операции &&, || и !. Условная операция ( )?( ):( ). Оператор switch. Операторы continue и break.
- 3.8. Прототипы функций. Передача аргументов функциям по значению. Проектирование функций для обработки массивов. Использование параметров типа указателей const. Проектирование функций для обработки текстовых строк. Проектирование функций для обработки структур. Проектирование функций для обработки объектов класса string. Функции, вызывающие сами себя (рекурсия). Указатели на функции.

- 3.9. Встроенные функции. Ссылочные переменные. Передача функции аргументов по ссылке. Аргументы по умолчанию. Перегрузка функций. Шаблоны функций. Спецификации шаблонов функций.
- 3.10. Раздельная компиляция программ. Продолжительность хранения, область видимости и компоновка. Операция new с размещением. Пространства имен.
- 3.11. Процедурное и объектно-ориентированное программирование. Концепция классов. Определение и реализация класса. Открытый и закрытый доступ к классу. Данные – члены класса. Методы класса (функции – члены класса). Создание и использование объектов класса. Конструкторы и деструкторы класса. Функции – члены const. Указатель this. Создание массивов объектов. Область видимости класса. Абстрактные типы данных.
- 3.12. Перегрузка операций. Дружественные функции. Перегрузка операции << для вывода. Члены состояния. Автоматические преобразования и приведения типов для классов. Функции преобразования классов.
- 3.13. Динамическое выделение памяти для членов класса. Явные и неявные конструкторы копирования. Явные и неявные перегруженные операции присваивания. Использование операции new в конструкторе. Использование статических членов класса. Создание объектов операцией new с размещением. Использование указателей на объекты.
- 3.14. Открытое порождение одного класса от другого. Защищенный доступ. Списки инициализаторов членов в конструкторах. Повышающее и понижающее приведение типа. Виртуальные функции-члены. Раннее (статическое) связывание и позднее (динамическое) связывание. Абстрактные базовые типы. Чистые виртуальные функции.
- 3.15. Классы с объектами-членами (включение). Класс шаблона valarray. Закрытое и защищенное наследование. Множественное наследование. Виртуальные базовые классы. Создание шаблонов классов. Использование шаблонов классов. Специализации шаблонов.

### *Литература*

1. Акулов О.А., Медведев Н.В. Информатика: базовый курс. – М.: Омега-Л, 2005. – 552 с.
2. Дорогова Е.Г. Основы программирования на языке С: Учебное пособие. – М.: МИЭТ, 2009. – 192 с.
3. Керниган Б., Ритчи Д. Язык программирования С. 2-е изд. – М.: Вильямс, 2009. – 304 с.
4. Липпман С., Лажоие Ж., Му Б. Язык программирования С++. Базовый курс. 5-е изд. – М.: Вильямс, 2014. – 1120 с.
5. Пахомов Б.И. С/С++ и MS Visual С++ 2010. – СПб.: БХВ-Петербург, 2011. – 736 с.
6. Прага С. Язык программирования С++. Лекции и упражнения. 6-е изд. – М.: Вильямс, 2012. – 1248 с.
7. Соболев Б.В. и др. Информатика: учебник. – Ростов-на-Дону: Феникс, 2007. – 446 с.
8. Степанов А.Н. Информатика: учебник для вузов. – СПб.: Питер, 2006. – 684 с.
9. Страуструп Б. Язык программирования С++. Специальное издание. – М.: Бином, 2011. – 1136 с.
10. Шилдт Г. С++: базовый курс. 3-е изд. – М.: Вильямс, 2010. – 624 с.

## **III. Операционные системы. Программирование многозадачных (многопоточковых) и многопроцессорных систем**

1. Назначение и развитие операционных систем (ОС). Классификация современных операционных систем (ОС). Функции типичной ОС.
2. Многозадачность и её реализация на однопроцессорных компьютерах
  - 2.1. Основные функции ОС в многопоточковой (многозадачной) среде.
  - 2.2. Управление ресурсами, памятью и временем процессора.
  - 2.3. Системы с загрузчиком. Системы без загрузчика – системы для встраиваемых приложений (*embedded application*).

- 2.4. Задача (процесс, поток управления) с точки зрения ОС. Состояние задания (процесса, потока) и факторы, влияющие на переход задания из одного состояния в другое.
  - 2.5. Планирование заданий и функции планировщика заданий. Контекст задания, контекстное переключение. Влияние прерываний на процесс переключения заданий.
  - 2.6. Кооперативная многозадачность.
  - 2.7. Вытесняющая многозадачность. Планировщик с приоритетами.
  - 2.8. Программирование с разделяемыми ресурсами. Межзадачное взаимодействие. Синхронизация заданий, блокировки, семафоры, условные переменные, мониторы. Критические секции и их задачи.
  - 2.9. Функции ядра и сервисы операционных систем.
3. Программирование многопроцессорных систем. Распределённое программирование.
    - 3.1. Передача сообщений по каналам связи: асинхронная передача сообщений, клиенты и серверы; синхронная передача сообщений.
    - 3.2. Особенности планирования заданий, исполняющихся на отдельных процессорах в кластерной многопроцессорной системе.
    - 3.3. Модели взаимодействия процессов в вычислительных системах с сетевой конфигурацией.
    - 3.4. Удалённый вызов процедур, рандеву.

### *Литература.*

1. Таненбаум Э. Современные операционные системы. 2-е изд. – СПб.: Питер, 2007.
2. Олифер Н.А., Олифер В.Г. Сетевые операционные системы. – СПб.: Питер, 2002.
3. Зубанов Ф.В. Microsoft Windows 2000. Планирование, развертывание, установка. – М.: Русская редакция, 2000.
4. Рихтер Дж. Windows для профессионалов: создание эффективных Win32-приложений с учетом специфики 64-разрядной версии Windows. 4-е изд. – СПб.: Питер, М.: Русская редакция, 2001.
5. Робачевский А.М. Операционная система UNIX. – СПб.: БХВ-Петербург, 2001.
6. Розен К., Розински Р., Фарбер Дж., Хост Д. UNIX. System V Release 4. – М.: Лори, 1999.
7. Эндриус Г.Р. Основы многопоточного, параллельного и распределённого программирования. Пер с англ. – М.: Издательский дом «Вильямс», 2003. – 512 с.

## **IV. Компьютерные сети**

1. Сетевые архитектуры; области сетевой обработки данных. Компьютерные сети и протоколы, распределенные системы мультимедиа, распределенная обработка данных, мобильная и беспроводная обработка данных.
2. Сетевые стандарты и организации стандартизации. Семиуровневая эталонная модель взаимодействия открытых систем (*Open System Interconnection – OSI*), разработанная Международной Организацией по Стандартам (*International Standards Organization – ISO*) – модель ISO/OSI. Назначение, структура и протоколы модели ISO/OSI. Стеки протоколов. Стеки протоколов не соответствующие модели ISO/OSI.
3. Коммутация каналов и коммутация пакетов. Потoki и дейтаграммы. Физический уровень (теоретические основы, среда передачи, стандарты). Уровень звена данных (кадрирование, управление ошибками, управление потоком, протоколы). Межсетевое взаимодействие и маршрутизация (алгоритмы маршрутизации, комплексирование сетей, управление перегрузкой). Сервисы транспортного уровня (установление соединения, оптимизация производительности).
4. Соотношения Шеннона и Найквиста для пропускной способности канала связи.
5. Назначение и способы обеспечения синхронизации приёмника и передатчика в канале связи.

6. Алгоритмы работы сетевого коммутатора, концентратора.
7. Алгоритмы работы сетевого маршрутизатора.
8. Сетевые протоколы семейства TCP/IP (*Transmission Control Protocol / Internet Protocol*). Область их применения и способы реализации.
9. Классы интернет протоколов. Интернет протокол версии 4 (IPv4) и особые адреса. Недостатки классовой системы организации сетей.
10. Управление пространством IP-адресов при бесклассовой (*Classless Inter-Domain Routing, CIDR*) IP-адресации. Технология бесклассового распределения адресов CIDR в IPv4.
11. Протокол пользовательских датаграмм UDP (*User Datagram Protocol*) как элемент семейства протоколов TCP/IP. Понятия порта и сокета в протоколах TCP/UDP. Количество портов и их назначение.

### ***Литература***

1. Олифер В.Г., Олифер Н.А. Компьютерные сети. Принципы, технологии, протоколы. – СПб.: Питер, 2007.
2. Таненбаум Э. Компьютерные сети. СПб.: Питер, 2007.
3. В. Столлингс. Компьютерные сети, протоколы и технологии Интернета. – СПб.: БХВ-Петербург, 2005.
4. Сидни Фейт. TCP/IP. Архитектура, протоколы, реализация (включая IPv6 и IP Security). – М.: Лори, 2009.