

Учебная программа

Дисциплины «Аппаратные средства вычислительной техники»

Автор программы Шкелев Е.И.

Содержание разделов дисциплины

Раздел 1. Общее представление о принципе действия, функциональном составе и архитектуре цифровых вычислительных систем.

Классификация вычислительных устройств. Магистральный интерфейс и структура ЭВМ на его основе. Основные компоненты ЭВМ: центральный процессор, память, устройства ввода/вывода (УВВ). Разновидности магистральных интерфейсов и примеры их использования в вычислительных, управляющих и измерительных системах. Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.

Раздел 2. Функциональные узлы комбинаторного типа.

- 2.1. Основные положения алгебры логики.
- 2.2. Схемотехническая реализация логических операций.
Полный дешифратор, мультиплексор, базовые логические элементы.
- 2.3. Арифметические устройства.
Двоичные сумматоры. Матричные умножители.
- 2.4. Программируемые логические матрицы (ПЛМ) и программируемая матричная логика (ПМЛ).

Раздел 3. Функциональные узлы последовательного типа (автоматы с памятью).

- 3.1. Триггерные устройства. Классификация. Основные сведения.
- 3.2. Регистры и регистровые файлы.
- 3.3. Двоичные счетчики.
 - Асинхронные (последовательные) счетчики.
 - Параллельные (синхронные) счетчики.
- 3.4. Регистровое арифметико-логическое устройство (АЛУ).
- 3.5. Машины состояний. Микропрограммные автоматы.
 - Классификация машин состояния.
 - Машины состояния и матричная логика.
 - Микропрограммирование и устройство управления выполнением программы для процессора со сложным набором команд.

Раздел 4. Запоминающие устройства.

- 4.1. Основные структуры адресных запоминающих устройств.
- 4.2. Статические оперативные запоминающие устройства.
- 4.3. Динамические оперативные запоминающие устройства.
- 4.4. Постоянные и репрограммируемые запоминающие устройства.

Раздел 5. Микропроцессоры: архитектура и структурное построение.

- 5.1. Функционально-структурные особенности микропроцессоров (МП).
- 5.2. Формат команд центрального процессора. Режимы адресации.
- 5.3. Процессоры со сложным набором команд (CISC-процессоры).
Типовая архитектура и последовательность выполнения команд центральным процессором. Структура центрального процессора и взаимодействие с МП-системой.
- 5.4. Регистрово-ориентированные архитектуры (RISC-архитектуры).
Типы operandов и иерархия памяти. Многочисленные перекрывающиеся окна регистров. Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память. Микроархитектура процессора RISC II университета Беркли.

Раздел 6. Микропроцессорные системы.

- 6.1. Взаимодействие центрального процессора с памятью МП-системы и устройствами ввода/вывода.
- 6.2. Магистрально-модульная структура микропроцессорных систем.
- 6.3. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.
Архитектура интерфейса и режимы обмена данными с устройствами ввода/вывода.
Основные сведения о режимах обмена данными с УВВ: программный обмен, обмен по прерываниям (система прерываний) и по прямому доступу к памяти. Шины ввода/вывода ISA, EISA, PCI. Особенности интерфейсы и конструктивного оформления в измерительных системах и системах на базе промышленных компьютеров.
- 6.4. Микросистемы с гарвардской архитектурой.

Раздел 7. Обзор микропроцессорных систем и средств вычислительной техники.

- 7.1. Универсальные процессоры.
Область применения и примеры структурного построения.
- 7.2. Микроконтроллеры.
- 7.3. Цифровые процессоры сигналов.
- 7.4. Матричные процессоры и параллельные ЭВМ.
Отображение алгоритмов на матричные структуры. Векторизация последовательных вычислений, однократное присваивание, рекурсивные алгоритмы. Систолические процессоры. Волновые процессоры.
- 7.5. Сети процессоров. Транспьютерные сети.

6. Лабораторный практикум

1. Микросистема на базе комплекта СБИС серии KP580 (16 часов)
2. Исследование микроконтроллера MSP430F1611(18 часов)

Рекомендуемая литература

а) основная литература:

1. Калабеков Б.А. Цифровые устройства и микропроцессорные системы.-М.: Радио и связь 1997.
2. Колесниченко О.В., Шицкин И.В. Аппаратные средства РС. – 3-е изд., перераб и доп. – СПб: БХВ – Санкт-Петербург, 2000. 800 с.
3. Основы современных компьютерных технологий. /Под ред. А.Д.Хомоненко. – СПб.: Корона-принт, 1998.
4. Фигурнов В.Э.IBM PC для пользователя. Краткий курс. – М.: Финансы и статистика, 1997.
5. Микропроцессорные системы: Учебное пособие для вузов / Е.К.Александров, Р.И. Грушвицкий, М.С. Куприянов, О.Е. Мартынов, Д.И. Панфилов, Т.В. Рамизевич, Ю.С. Татаринов, Е.П. Угрюмов, И.И. Шагурин; Под общ. ред. Д.В. Пузанкова. – СПб.: Политехника, 2002. – 935 с.
6. Каган Б.М. Электронные вычислительные машины и системы: Учебное пособие для вузов. - М.: Энергоатомиздат, 1990.
7. Рафикузман М. Микропроцессоры и машинное проектирование микропроцессорных систем: В 2-х кн. Кн. 1. Пер с англ. - М.: Мир, 1988.
8. Лю Ю-Чжен, Гибсон Г. Микропроцессоры семейства 8086/8088. Архитектура, программирование и проектирование микропроцессорных систем: Пер. с англ. - М.: Радио и связь, 1987.
9. Шкелев Е.И. Электронные цифровые системы и микропроцессоры: Учебное пособие. Нижний Новгород: Изд-во ННГУ, 2004. – 153 с.
10. Микросистема на базе комплекта СБИС серии KP580. В 2-х частях. Часть 1: Методические указания/ (Составитель Е.И.Шкелев). Н.Новгород, Нижегородский государственный университет, 1991.
11. Микропроцессоры. В 3-х кн. Кн. 1. Архитектура и проектирование микро-ЭВМ. Организация вычислительных процессов: Учеб. для втузов/ П.В.Нестеров, В.Ф.Шаньгин и др.; Под ред. Л.Н.Преснухина.- М.: Высшая школа. 1986.

12. Микропроцессоры. В 3-х кн. Кн. 2. Средства сопряжения. Контролирующие и информационно-управляющие системы: Учеб. для вузов/ В.Д.Вернер, Н.В.Воробьев и др.; Под ред. Л.Н.Преснухина.- М.: Высшая школа. 1986.
13. Транспьютеры. Архитектура и программное обеспечение: Пер. с англ./ Под. ред. Г.Харпа. - М.: Радио и связь, 1993.
14. Кун С. Матричные процессоры на СБИС: Пер. с англ. - М.: Мир,1991.
15. Ульман Дж. Вычислительные аспекты СБИС: Пер с англ. / Под ред. П.П.Пархоменко. - М.: Радио и связь, 1990.
16. Цифровые радиоприемные системы: Справочник / М.И.Жодзишский, Р.Б.Мазепа, Е.П.Овсянников и др. / Под ред. М.И.Жодзишского. - М.: Радио и связь, 1990.
17. Побережский Е.С. Цифровые радиоприемные устройства. - М.: Радио и связь, 1987
18. Фрэнк Дж. Солтис. Основы AS/400. Пер. с англ. - М.: Издательский отдел «Русская Редакция» ТОО «Channel Trading Ltd.». - 1998.
19. Интерфейсы обработки данных: Справочник / Под ред. А.А. Мячева. - М.: Радио и связь, 1989.
20. Электроника СБИС. Проектирование микроструктур: Пер. с англ./Под ред. Н. Айнспрука. - Мир, 1989.
21. Морс П., Алберт Д.Д. Архитектура процессора 80286. Пер. с англ. М.: Радио и связь, 1990.
б) дополнительная литература:
 1. Корнеев В.В., Киселев А.В. Современные микропроцессоры. Изд.3. перераб. и доп. – СПб: БХВ-Петербург, 2003. – 448 с.
 2. Марк Минаси. Модернизация и обслуживание ПК – Киев “Век+”, Москва “Энтроп”, 1999 г.
 3. Куприянов М.С., Мартынов О.Е., Панфилов Д.И. Коммуникационные контроллеры фирмы Motorola. – СПб.: БХВ-Петербург, 2001ю – 560 с.
 4. Евстафьев А.В. Микроконтроллеры AVR семейства Classic фирмы ATMEIL – 2-е изд., стер. – М.: Издательский дом «Додека-XXI», 2004. – 288 с. (Серия «Мировая электроника»)
 5. Применение микропроцессорных средств в системах передачи информации: Учеб. пособие для вузов/ В.Я. Светов, О.И. Кутузов, Ю.А. Головин, Ю.В. Светов. - М.: Высш. шк., 1987.

Вопросы для контроля

1. Теоремы и аксиомы алгебры логики.
2. Принцип использования полупроводниковых диодов для выполнения логических операций.
3. Принцип использования транзисторов для выполнения логических операций.
4. Перечислить типы базовых логических элементов, в которых логические операции выполняются с помощью диодов.
5. Перечислить типы базовых логических элементов, в которых логические операции выполняются с помощью биполярных транзисторов.
6. Перечислить типы базовых логических элементов, в которых логические операции выполняются с помощью полевых транзисторов.
7. Полный дешифратор и его роль в выполнении логических операций.
8. Программируемые логические матрицы (ПЛМ) и их структурное построение.
9. Логика работы одноразрядного двоичного сумматора.
10. Принцип построения матричного умножителя.
11. Мультиплексор и его роль в выполнении логических выражений.
12. Основные свойства и область применения комбинационных схем.
13. Основные отличительные черты устройств последовательного типа (цифровых автоматов).
14. Признаки, по которым классифицируются триггеры. Разновидности триггеров.
15. Двоичные счетчики и их разновидности.
16. Регистры – их разновидности и структурный состав.
17. Принцип работы регистрового арифметико-логического устройства.
18. Структурный состав оперативного запоминающего устройства (ОЗУ).
19. Статическое ОЗУ. Статические запоминающие элементы и структурное построение ОЗУ.

20. Динамическое ОЗУ. Динамические элементы памяти и механизм использования в динамическом ОЗУ.
21. Машина состояний класса 3 (автомат Мура) и область его применений.
22. Устройство управления выполнением программы на базе ПЛМ и его функционирование в составе центрального процессора (ЦП).
23. Обобщенная архитектура (регистровая модель) ЦП.
24. В чём состоит специфика применения регистров адреса и регистров данных в ЦП. Что понимается под режимами адресации, применяемыми в командах ЦП.
25. Упрощенный алгоритм работы ЦП.
26. Структурное построение процессора Intel-8080 и средства обеспечения его связи с микропроцессорной системой.
27. Формат команд (ЦП).
28. Особенности формата команд для CISC и RISC архитектур.
29. Основные черты ЦП с регистрово ориентированной (RISC) архитектурой.
30. Конвейер операций и его реализация в RISC процессорах.
31. Микросистема на базе магистрального интерфейса. Машина фон-Неймана.
32. Микросистемы с гарвардской архитектурой. Структура цифрового процессора сигналов (ЦПС) семейства ADSP-21xx.
33. Связь ЦПС ADSP-21xx с внешними по отношению к нему компонентами МП-системы.
34. Привести примеры, иллюстрирующие применение CISC и RISC архитектур в современных микропроцессорах и МП-системах.